

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 2000-165002

(43) Date of publication of application : 16.06.2000

(51) Int.Cl.

H05K 1/09

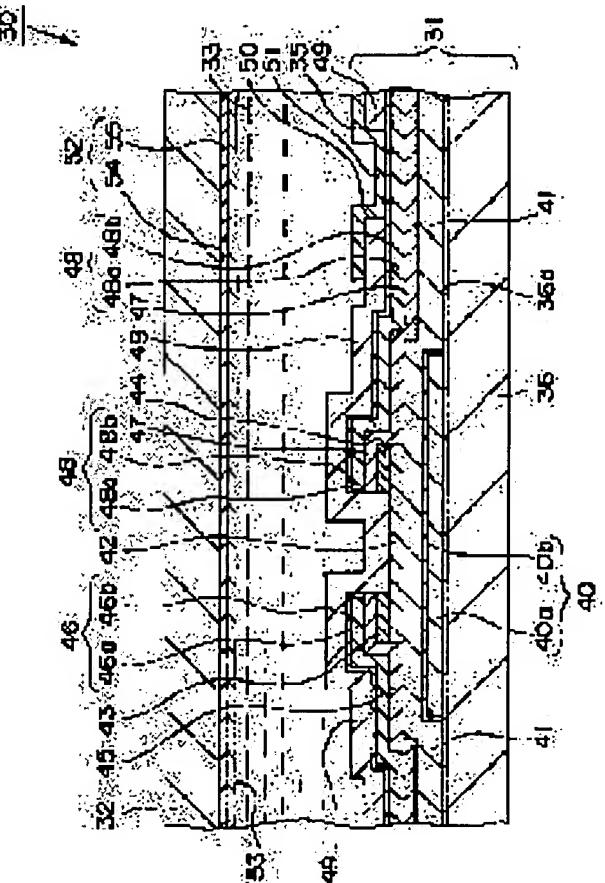
(21) Application number : 10-352111 (71) Applicant : FURONTEKKU:KK
 (22) Date of filing : 26.11.1998 (72) Inventor : SAI MOTONARI
 SASAKI MAKOTO
 YAMAMOTO KENJI

(54) ELECTRONIC DEVICE BOARD THEREFOR, ITS MANUFACTURE AND ELECTRONIC DEVICE

(57) Abstract:

PROBLEM TO BE SOLVED: To improve an acid resisting property against moisture or resist peeling agent and also to improve an acid resisting property against an etching agent and so on, by covering a copper wiring formed on a board by a copper compound layer selected from one of copper phosphide, copper bromide or copper nitride.

SOLUTION: A display screen of a liquid crystal display device 30 is constituted by many pixels formed on a thin film transistor array board 31. This thin film transistor array board 31 comprises a gate electrode 40 on a board 36 of which surface is insulated, a semiconductor active film 42 which is less than the gate 40 laminated on a gate electrode 40, and contact films 43 and 44 laminated at the central side of the semiconductor active film 42 on the both terminals by separating each other by an interval. Here, a copper layer 40a of the gate electrode 40 is covered with a copper compound layer 40b



selected from one of copper phosphide, copper bromide or copper nitride.

LEGAL STATUS

[Date of request for examination] 05.10.2004

[Date of sending the examiner's decision of rejection] 16.01.2007

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection] 2007-010870

[Date of requesting appeal against examiner's decision of rejection] 16.04.2007

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-165002

(P2000-165002A)

(43)公開日 平成12年6月16日 (2000.6.16)

(51) Int.Cl.⁷

H 05 K 1/09

識別記号

F I

H 05 K 1/09

テーマコード(参考)

Z 4 E 3 5 1

審査請求 未請求 請求項の数12 FD (全 17 頁)

(21)出願番号 特願平10-352111

(22)出願日 平成10年11月26日 (1998.11.26)

(71)出願人 395003523

株式会社フロンテック

宮城県仙台市泉区明通三丁目31番地

(72)発明者 蔡 基成

宮城県仙台市泉区明通三丁目31番地 株式会社フロンテック内

(72)発明者 佐々木 真

宮城県仙台市泉区明通三丁目31番地 株式会社フロンテック内

(74)代理人 100064908

弁理士 志賀 正武 (外9名)

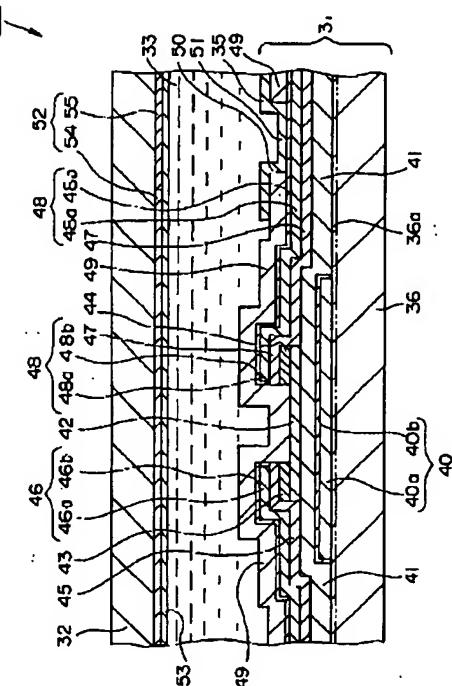
最終頁に続く

(54)【発明の名称】電子機器用基板及びその製造方法と電子機器

(57)【要約】

【課題】低抵抗の銅を電極や配線材料として用いる場合に、水分やレジスト剥離液に対する耐酸化性を向上でき、しかもエッチング剤などに対する耐酸性を向上できる電子機器用基板及びその製造方法を提供することと、そのような電子機器用基板を備えた電子機器の提供。

【解決手段】少なくとも表面が絶縁性である基板36上に銅層(銅配線)40aを形成し、該銅層(銅配線)40aをリン化銅、ホウ化銅、シウウ化銅、窒化銅のうちから選択されるいずれかの銅化合物層40bによって被覆したことを特徴とする電子機器用基板31を用いた液晶表示装置(電子機器)30。



【特許請求の範囲】

【請求項1】 少なくとも表面が絶縁性である基板上に銅配線を形成し、該銅配線をリン化銅、ホウ化銅、シユウ化銅、窒化銅のうちから選択されるいざれかの銅化合物層によって被覆したことを特徴とする電子機器用基板。

【請求項2】 銅配線の外面をリン化銅、ホウ化銅、シユウ化銅、窒化銅のうちから選択されるいざれかの銅化合物層によって被覆してなる配線構造体を、少なくとも表面が絶縁性である基板上に設けたことを特徴とする電子機器用基板。

【請求項3】 前記基板は表面に窒化シリコン膜を有するものであることを特徴とする請求項1又は2記載の電子機器用基板。

【請求項4】 プラズマ装置を構成する減圧状態に保持可能な処理室内に、表面に銅配線が形成された基板を配置し、前記処理室内に少なくとも窒素ガスまたはアンモニアガスを含有する処理ガスを供給し、前記銅配線表面を窒化銅被膜で覆うようにプラズマ処理することを特徴とする電子機器用基板の製造方法。

【請求項5】 プラズマ装置を構成する減圧状態に保持可能な処理室内に、表面に銅配線が形成された基板を配置し、前記処理室内に少なくともPH₃ガスを含有する処理ガスを供給し、前記銅配線表面をリン化銅被膜で覆うようプラズマ処理することを特徴とする電子機器用基板の製造方法。

【請求項6】 プラズマ装置を構成する減圧状態に保持可能な処理室内に、表面に銅配線が形成された基板を配置し、前記処理室内に少なくともB₂H₆ガスを含有する処理ガスを供給し、前記銅配線表面をホウ化銅被膜で覆うようプラズマ処理することを特徴とする電子機器用基板の製造方法。

【請求項7】 プラズマ装置を構成する減圧状態に保持可能な処理室内に、表面に銅配線が形成された基板を配置し、前記処理室内に少なくともHBrガスを含有する処理ガスを供給し、前記銅配線表面を臭化銅被膜で覆うようプラズマ処理することを特徴とする電子機器用基板の製造方法。

【請求項8】 成膜室内に基板を装着し、前記成膜室内に少なくとも窒素ガスまたはアンモニアガスを含有する第1の処理ガスを供給し、蒸着法により前記基板表面に窒化銅膜を形成し、次いで前記成膜室内に不活性ガスを供給し、蒸着法により前記窒化銅膜表面に銅膜を形成し、前記窒化銅膜と前記銅膜との積層膜をバターニングして配線を形成し、次いでプラズマ処理室内に少なくとも窒素ガスまたはアンモニアガスを含有する第2の処理ガスを供給し、前記配線の外面を窒化銅被膜で覆うようプラズマ処理することを特徴とする電子機器用基板の製造方法。

【請求項9】 成膜室内に基板を装着し、前記成膜室内

に少なくともPH₃ガスを含有する第1の処理ガスを供給し、蒸着法により前記基板表面にリン化銅膜を形成し、次いで前記成膜室内に不活性ガスを供給し、蒸着法により前記リン化銅膜表面に銅膜を形成し、前記リン化銅膜と前記銅膜との積層膜をバターニングして配線を形成し、次いでプラズマ処理室内に少なくともPH₃ガスを含有する第2の処理ガスを供給し、前記配線の外面をリン化銅被膜で覆うようプラズマ処理することを特徴とする電子機器用基板の製造方法。

【請求項10】 成膜室内に基板を装着し、前記成膜室内に少なくともB₂H₆ガスを含有する第1の処理ガスを供給し、蒸着法により前記基板表面にホウ化銅膜を形成し、次いで前記成膜室内に不活性ガスを供給し、蒸着法により前記ホウ化銅膜表面に銅膜を形成し、前記ホウ化銅膜と前記銅膜との積層膜をバターニングして配線を形成し、次いでプラズマ処理室内に少なくともB₂H₆ガスを含有する第2の処理ガスを供給し、前記配線の外面をホウ化銅被膜で覆うようプラズマ処理することを特徴とする電子機器用基板の製造方法。

【請求項11】 成膜室内に基板を装着し、前記成膜室内に少なくともHBrガスを含有する第1の処理ガスを供給し、蒸着法により前記基板表面に臭化銅膜を形成し、次いで前記成膜室内に不活性ガスを供給し、蒸着法により前記臭化銅膜表面に銅膜を形成し、前記臭化銅膜と前記銅膜との積層膜をバターニングして配線を形成し、次いでプラズマ処理室内に少なくともHBrガスを含有する第2の処理ガスを供給し、前記配線の外面を臭化銅被膜で覆うようプラズマ処理することを特徴とする電子機器用基板の製造方法。

【請求項12】 請求項1又は2に記載の電子機器用基板を用いた電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置などの電子機器に備えられる薄膜トランジスタ(TFT)アレイ基板などの電子機器用基板及びその製造方法と電子機器に関わり、低抵抗の銅を電極や配線材料として用いる場合に、水分やレジスト剥離液に対する耐酸化性を向上でき、しかもエッチング剤などに対する耐酸性向上できる電子機器用基板及びその製造方法と、そのような電子機器用基板を備えた電子機器に関する。

【0002】

【従来の技術】一般に、液晶表示装置に備えられる基板としては、薄膜トランジスタ(TFT)アレイ基板が知られている。図15と図16は、ゲート配線Gとソース配線Sなどの部分を基板86上に備えた一般的な薄膜トランジスタアレイ基板の一構造例を示すものである。図15と図16に示す薄膜トランジスタアレイ基板において、ガラスなどの透明の基板86上に、ゲート配線Gとソース配線Sとがマトリクス状に配線されている。ま

た、ゲート配線Gとソース配線Sとで囲まれた領域が画素部81とされ、各画素部81には薄膜トランジスタ83が設けられている。

【0003】薄膜トランジスタ83はエッチストッパー型の一般的な構成のものであり、ゲート配線Gとこのゲート配線Gから引き出して設けたA1又はA1合金などの導電材料からなるゲート電極88上に、ゲート絶縁膜89を設け、このゲート絶縁膜89上にアモルファスシリコン(a-Si)からなる半導体能動膜90をゲート電極88に対向させて設け、更にこの半導体能動膜90上にA1又はA1合金などの導電材料からなるドレイン電極91とソース電極92とを相互に対向させて設けて構成されている。なお、半導体能動膜90の両側の上部側にはリンなどのドナーとなる不純物を高濃度にドープしたアモルファスシリコンなどのオーミックコンタクト膜90a、90aが形成され、それらの上にドレイン電極91とソース電極92とで挟まれた状態でエッティングストッパー93が形成されている。また、ドレイン電極91の上からドレイン電極91の側方側にかけて透明電極材料からなる透明画素電極95が接続されている。

【0004】そして、ゲート絶縁膜89と透明画素電極95とドレイン電極91とソース電極92などの上を覆ってこれらの上にパッシベーション膜96が設けられている。このパッシベーション膜96上には図示略の配向膜が形成され、この配向膜上方に液晶が設けられてアクティブマトリクス液晶表示装置が構成されていて、透明画素電極95によって液晶の分子に電界を印加すると液晶分子の配向制御ができるようになっている。

【0005】図15と図16に示した薄膜トランジスタアレイ基板を製造する方法としては、アルミニウムまたはアルミニウム合金からなるターゲットを用い、該ターゲットに交流電力を印加する通常のスパッタ法などの薄膜形成手段によりガラス基板86上にA1又はA1合金層を形成後、フォトリソグラフィー法によりゲート形成位置以外の場所のA1又はA1合金層を除去してゲート電極88を形成した後、CVD法などの薄膜形成手段によりゲート絶縁膜89、半導体能動膜90、エッティングストッパー93を形成し、ついでこれらの上に上述のスパッタ法、フォトリソグラフィー法によりオーミックコンタクト膜90a、ドレイン電極91及びソース電極92を形成し、ついで形成したドレイン電極91及びソース電極92をマスクして、オーミックコンタクト膜90aの一部を除去してオーミックコンタクト膜90aを分割した後、CVD法などによりパッシベーション膜96を形成することにより、薄膜トランジスタアレイ基板が得られる。

【0006】ところで、近年、液晶表示装置の高速化等に伴い、ゲート電極、ドレイン電極やソース電極などの配線の抵抗による信号伝達の遅延の問題が顕在化されており、このような問題を解決するために電極や配線を構

成する材料としてA1またはA1合金より低抵抗の銅の使用が検討されている。この銅配線は、A1またはA1合金から配線を構成する場合と同様に通常のスパッタ法によりCu層を形成後、フォトリソグラフィー法により配線形成位置以外の場所のCu層を除去することにより形成できる。

【0007】

【発明が解決しようとする課題】しかしながら図15と図16に示したような構造の薄膜トランジスタアレイ基板が備えられた液晶表示装置において、電極や配線材料として銅を用いると、銅が薬液に弱いため、後工程で他の層をエッチングする際に使用される酸化力のある酸系エッティング剤が銅膜にしみ込んで来たときにこの銅膜がエッティングされて損傷を受けることがあり、さらに損傷が進行すると断線不良が生じることがあるため、用いるエッティング剤が制限されてしまうという問題があった。また、電極や配線材料として銅を用いると、フォトリソグラフィー工程で使用されるレジスト剥離液が銅膜にしみ込んで来たときにこのレジスト剥離液により銅膜が腐食することがあった。また、銅膜のエッティングメカニズムは、銅膜表面を酸化してエッティングを行うものであるが、エッティング前に空気中の水分により銅膜の表面にCuOやCuO₂などの酸化層ができてしまうと、酸化力のないエッティング剤でもエッティングされて損傷を受け、さらには断線不良が生じるという問題があった。なお、銅は、A1やSiやCrより酸化されにくいものであるが、水分の存在によって酸化されて、腐食が生じ易い。そこで、表面にCuOやCuO₂などの酸化層の発生を防止できるCu系配線材料として、Cu合金が考えられているが、Cu合金はCuに比べて配線比抵抗が大きくなってしまい、低抵抗の材料を用いる効果があまり期待できなくなってしまう。

【0008】本発明は上記事情に鑑みてなされたもので、低抵抗の銅を電極や配線材料として用いる場合に、水分やレジスト剥離液に対する耐酸化性を向上でき、しかもエッティング剤などに対する耐酸性を向上できる電子機器用基板及びその製造方法を提供することと、そのような電子機器用基板を備えた電子機器を提供することを目的とする。

【0009】

【課題を解決するための手段】本発明の電子機器用基板は、上記課題を解決するために、少なくとも表面が絶縁性である基板上に銅配線を形成し、該銅配線をリン化銅、ホウ化銅、シュウ化銅、窒化銅のうちから選択されるいずれかの銅化合物層によって被覆したことを特徴とする。上記銅化合物層の厚みは、50～500オングストローム程度とすることが好ましい。銅化合物層の厚みが50オングストローム未満であると、薄すぎて水分やレジスト剥離液に対する耐酸化性ならびにエッティング剤などに対する耐酸性をあまり向上できず、500オング

ストロームを超えて厚くしても目的とする効果をあまり向上できず、また、配線比抵抗が低下してしまう。

【0010】また、本発明に係わる電子機器用基板は、上記課題を解決するために、銅配線の外面をリン化銅、ホウ化銅、シュウ化銅、窒化銅のうちから選択されるいすれかの銅化合物層によって被覆してなる配線構造体を、少なくとも表面が絶縁性である基板上に形成したるものにあっては、上記銅配線と上記基板との間に上記銅化合物層が形成されているので、基板をなす材料がガラス基板であってもガラス基板中のSiO₂の酸素が銅配線に入り込むのを回避でき、銅配線と基板との界面が酸化するのを防止できる。また、本発明に係わる電子機器用基板は、上記基板は表面に窒化シリコン膜を有するものであってもよい。このような構成の電子機器用基板によれば、上記銅配線と基板との間に窒化シリコン膜が介在されているので、基板中のSiO₂が含まれているときこれの酸素が銅配線に入り込むのを回避でき、銅配線と基板との界面が酸化するのを防止できる。

【0011】本発明の電子機器用基板にあっては、上述のような構成とすることにより、レジスト剥離液やエッチング液などの薬液や水分に強い保護層としての銅化合物層が銅配線の表面または外周面（外面）に形成されたこととなる。このような構成の電子機器用基板によれば、後工程で他の層をエッチングする際に使用される酸化力のある酸系エッチング剤が銅配線にまでしみ込んで来ても銅配線の表面または外周面（外面）に上記銅化合物層が形成されているので、銅配線がエッチング剤により損傷を受けにくく、断線不良の発生を防止でき、また、用いるエッチング剤の自由度が大きい。

【0012】また、フォトリソグラフィー工程で使用されるレジスト剥離液が銅配線にまでしみ込んで来ても銅配線の表面または外周面上に上記銅化合物層が形成されているので、レジスト剥離液による銅配線の腐食を防止できる。また、銅配線の表面上に上記銅化合物層が形成されているので、エッチング前に水分の存在により銅配線の表面に酸化層が形成されることがなくなり、酸化力のないエッチング剤により損傷を受けにくく、断線不良の発生を防止できる。従って、本発明の電子機器用基板によれば、低抵抗の銅を電極や配線材料として用いる特性を損なうことなく、水分やレジスト剥離液に対する耐酸化性を向上でき、しかもエッチング剤などに対する耐酸性を向上できるので、断線不良や腐食を防止でき、また、用いるエッチング剤の自由度が大きいので、銅配線形成後の工程が制約されにくい。また、本発明の電子機器用基板において、上記の銅配線を被覆する銅化合物層は、銅配線を成膜したものと同じ成膜装置を用いて成膜できるので、特別な製造装置を設ける必要もなく、製造工程が複雑になることがない。さらに、上記銅化合物層は、アンモニアガスなどの処理ガス雰囲気中で800°C以上の高い温度で熱処理を要しないので、600°C以上の加熱に耐えられないガラス基板などの基板を用いる場合にも適用できる。

【0013】また、本発明に係わる電子機器用基板において、銅配線の外面を上記銅化合物層によって被覆してなる配線構造体を、少なくとも表面が絶縁性である基板上に形成したものにあっては、上記銅配線と上記基板との間に上記銅化合物層が形成されているので、基板をなす材料がガラス基板であってもガラス基板中のSiO₂の酸素が銅配線に入り込むのを回避でき、銅配線と基板との界面が酸化するのを防止できる。また、本発明に係わる電子機器用基板は、上記基板は表面に窒化シリコン膜を有するものであってもよい。このような構成の電子機器用基板によれば、上記銅配線と基板との間に窒化シリコン膜が介在されているので、基板中のSiO₂が含まれているときこれの酸素が銅配線に入り込むのを回避でき、銅配線と基板との界面が酸化するのを防止できる。

【0014】本発明の電子機器用基板の製造方法は、上記課題を解決するために、プラズマ装置を構成する減圧状態に保持可能な処理室内に、表面に銅配線が形成された基板を配置し、上記処理室内に少なくとも窒素ガスまたはアンモニアガスを含有する処理ガスを供給し、上記銅配線表面を窒化銅被膜で覆うようにプラズマ処理することを特徴とする。また、本発明に係わる電子機器用基板の製造方法は、上記課題を解決するために、プラズマ装置を構成する減圧状態に保持可能な処理室内に、表面に銅配線が形成された基板を配置し、上記処理室内に少なくともPH₃ガスを含有する処理ガスを供給し、上記銅配線表面をリン化銅被膜で覆うようプラズマ処理することを特徴とするものであってもよい。また、本発明に係わる電子機器用基板の製造方法は、上記課題を解決するために、プラズマ装置を構成する減圧状態に保持可能な処理室内に、表面に銅配線が形成された基板を配置し、上記処理室内に少なくともB₂H₆ガスを含有する処理ガスを供給し、上記銅配線表面をホウ化銅被膜で覆うようプラズマ処理することを特徴とするものであってもよい。また、本発明に係わる電子機器用基板の製造方法は、上記課題を解決するために、プラズマ装置を構成する減圧状態に保持可能な処理室内に、表面に銅配線が形成された基板を配置し、上記処理室内に少なくともHB_rガスを含有する処理ガスを供給し、上記銅配線表面を臭化銅被膜で覆うようプラズマ処理することを特徴とするものであってもよい。

【0015】上記のいすれかの構成の本発明の電子機器用基板の製造方法によれば、基板上に銅配線が形成され、該銅配線が上記銅化合物層によって被覆された構造の本発明の電子機器用基板を製造できる。また、上記銅配線の表面を覆う窒化銅被膜、リン化銅被膜、ホウ化銅被膜、臭化銅被膜のいすれかの被膜は銅配線を成膜したものと同じ成膜装置を用いて成膜できるので、特別な製造装置を設ける必要もなく、また、製造工程が複雑になることもない。さらに、上記被膜は、アンモニアガスな

どの処理ガス雰囲気中で800°C以上の高い温度で熱処理を要しないので、600°C以上の加熱に耐えられないガラス基板を基板として用いる場合にも適用できる。また、基板上に銅配線が形成され、該銅配線が上記銅化合物層によって被覆された構造の本発明の電子機器用基板の製造方法は、上述の製造方法に限定されず、イオン打ち込み装置を構成するイオン打ち込み室内に、表面に銅配線が形成された基板を配置し、上記イオン打ち込み内にイオン源から質量分析器を経て発生させたリンイオン、ホウ素イオン、臭素イオン、窒素イオンなどのうちから選択される特定のイオンを加速器により加速し、この加速したイオンを上記銅配線表面にドープして銅配線表面に窒化銅被膜、リン化銅被膜、ホウ化銅被膜、臭化銅被膜のいずれかの被膜を形成するイオン打ち込み法（イオンドープ法）などによっても製造できる。

【0016】本発明に係わる電子機器用基板の製造方法は、上記課題を解決するために、成膜室内に基板を装着し、上記成膜室内に少なくとも窒素ガスまたはアンモニアガスを含有する第1の処理ガスを供給し、蒸着法により上記基板表面に窒化銅膜を形成し、次いで上記成膜室内に不活性ガスを供給し、蒸着法により上記窒化銅膜表面に銅膜を形成し、上記窒化銅膜と上記銅膜との積層膜をバターニングして配線を形成し、次いでプラズマ処理室内に少なくとも窒素ガスまたはアンモニアガスを含有する第2の処理ガスを供給し、上記配線の外面を窒化銅被膜で覆うようプラズマ処理することを特徴とする。また、本発明に係わる電子機器用基板の製造方法は、上記課題を解決するために、成膜室内に基板を装着し、上記成膜室内に少なくともPH₃ガスを含有する第1の処理ガスを供給し、蒸着法により上記基板表面にリン化銅膜を形成し、次いで上記成膜室内に不活性ガスを供給し、蒸着法により上記リン化銅膜表面に銅膜を形成し、上記リン化銅膜と上記銅膜との積層膜をバターニングして配線を形成し、次いでプラズマ処理室内に少なくともPH₃ガスを含有する第2の処理ガスを供給し、上記配線の外面をリン化銅被膜で覆うようプラズマ処理することを特徴とするものであってもよい。

【0017】また、本発明に係わる電子機器用基板の製造方法は、上記課題を解決するために、成膜室内に基板を装着し、上記成膜室内に少なくともB₂H₆ガスを含有する第1の処理ガスを供給し、蒸着法により上記基板表面にホウ化銅膜を形成し、次いで上記成膜室内に不活性ガスを供給し、蒸着法により上記ホウ化銅膜表面に銅膜を形成し、上記ホウ化銅膜と上記銅膜との積層膜をバターニングして配線を形成し、次いでプラズマ処理室内に少なくともB₂H₆ガスを含有する第2の処理ガスを供給し、上記配線の外面をホウ化銅被膜で覆うようプラズマ処理することを特徴とするものであってもよい。また、本発明に係わる電子機器用基板の製造方法は、上記課題を解決するために、成膜室内に基板を装着し、上記成膜

室内に少なくともHBrガスを含有する第1の処理ガスを供給し、蒸着法により上記基板表面に臭化銅膜を形成し、次いで上記成膜室内に不活性ガスを供給し、蒸着法により上記臭化銅膜表面に銅膜を形成し、上記臭化銅膜と上記銅膜との積層膜をバターニングして配線を形成し、次いでプラズマ処理室内に少なくともHBrガスを含有する第2の処理ガスを供給し、上記配線の外面を臭化銅被膜で覆うようプラズマ処理することを特徴とするものであってもよい。

【0018】上記のいずれかの構成の本発明の電子機器用基板の製造方法によれば、銅配線の外面を上記銅化合物層によって被覆してなる配線構造体を、少なくとも表面が絶縁性である基板上に設けた構造の本発明の電子機器用基板を製造できる。また、上記銅配線の外周面（外面）を覆う窒化銅被膜、リン化銅被膜、ほう化銅被膜、臭化銅被膜のいずれかの被膜を、銅配線を成膜したものと同じ成膜装置を用いて成膜できるので、特別な製造装置を設ける必要もなく、また、製造工程が複雑になることもない。さらに、上記被膜は、アンモニアガスなどの処理ガス雰囲気中で800°C以上の高い温度で熱処理を要しないので、600°C以上の加熱に耐えられないガラス基板を基板として用いる場合にも適用できる。

【0019】また、銅配線の外面を上記銅化合物層によって被覆してなる配線構造体を、少なくとも表面が絶縁性である基板上に設けた構造の本発明の電子機器用基板の製造方法は、上述の製造方法に限定されず、イオン打ち込み装置を構成するイオン打ち込み室内に、表面に銅膜が形成された基板を配置し、上記イオン打ち込み内にイオン源から質量分析器を経て発生させたリンイオン、ホウ素イオン、臭素イオン、窒素イオンなどのうちから選択される特定のイオンを加速器により加速し、この加速したイオンを上記銅膜表面にドープ（イオン打ち込み法）して窒化銅被膜、リン化銅被膜、ホウ化銅被膜、臭化銅被膜のいずれかの被膜を形成し、次いで蒸着法により上記被膜表面に銅膜を形成し、上記被膜と上記銅膜との積層膜をバターニングして配線を形成し、次いで上記イオン源から質量分析器を経て発生させたリンイオン、ホウ素イオン、臭素イオン、窒素イオンなどのうちから選択される特定のイオンを加速器により加速し、この加速したイオンを上記配線の外面にドープ（イオン打ち込み法）して配線の外面を窒化銅被膜、リン化銅被膜、ホウ化銅被膜、臭化銅被膜のいずれかの被膜で覆うことにより製造することもできる。なお、本発明の電子機器用基板の製造方法において、上記蒸着法としては真空蒸着法、スパッタ蒸着法を採用することができる。

【0020】本発明に係わる電子機器は、上記課題を解決するために、上記のいずれか構成の本発明の電子機器用基板を用いたことを特徴とする。本発明の電子機器によれば、低抵抗配線として銅配線を用いた本発明の電子機器用基板が備えられているので、配線抵抗に起因する

信号電圧降下や配線遅延が生じにくく、配線が長くなる大面積の表示や配線が細くなる高詳細な表示に最適な表示装置等を容易に実現できるという利点がある。また、断線不良や腐食の発生のない本発明の電子機器用基板が備えられているので、特性の良好な電子機器を提供できる。

【0021】

【発明の実施の形態】以下に本発明の各実施形態を詳細に説明するが、本発明はこれらの実施形態に限定されるものではない。図1は本発明の電子機器を液晶表示装置に適用した第1の実施形態の要部を示すもので、この例の液晶表示装置30は、本発明の電子機器用基板の実施形態の薄膜トランジスタアレイ基板31と、この薄膜トランジスタアレイ基板31に平行に隔離して設けられた透明の対向基板32と、上記薄膜トランジスタアレイ基板31と対向基板32との間に封入された液晶層33を具備して構成されている。上記薄膜トランジスタアレイ基板31には、図15に示した従来の構造と同様に縦列の多数のソース配線と横列の多数のゲート配線が、対向基板32の上面側から平面視した場合にマトリクス状になるように配列形成され、ソース配線とゲート配線とで囲まれた多数の領域のそれぞれが画素部とされ、各画素部に対応する領域にそれぞれITO(インジウムスズ酸化物)等の透明導電材料からなる画素電極35が形成されるとともに、各画素電極35の近傍に薄膜トランジスタが設けられている。

【0022】図1はソース配線とゲート配線とで囲まれた1つの画素部に対応する領域に設けられた薄膜トランジスタの部分とその周囲部分を拡大して示すもので、薄膜トランジスタアレイ基板31には画素部が多数整列形成されて液晶表示装置30としての表示画面が構成されている。この形態の薄膜トランジスタアレイ基板31にあっては、各画素部において少なくとも表面が絶縁性である基板36上にゲート電極40が設けられ、このゲート電極40と基板36を覆ってゲート絶縁膜41が設けられ、ゲート電極40上のゲート絶縁膜41上にゲート電極40よりも小さな半導体能動膜42が積層され、この半導体能動膜42の両端部上にn⁺層などからなるオーミックコンタクト膜43、44が、半導体能動膜42の端部と位置を合わせ、半導体能動膜42の中央部側に間隙をあけて相互に隔離して積層されている。ここで基板36としては、ガラス基板や、表面にSiN_x膜36aが形成された基板を用いることもできる。ここでゲート電極40は、銅層(銅配線)40aをリン化銅、ホウ化銅、シュウ化銅、窒化銅のうちから選択されるいざれかの銅化合物層40bによって被覆したものである。

【0023】次に、図1の左側(図1に示す画素電極35から離れた側)のオーミックコンタクト膜43の上面と左側面とその下の半導体能動膜42の左側面とそれらに連続するゲート絶縁膜41の上面の一部分を覆って、

即ち、半導体能動膜42とオーミックコンタクト膜43の重なり部分(重畠部分)を覆ってa-Si:n⁺層、クロムシリサイドなどからなる低抵抗シリコン化合物膜45が設けられ、その上にソース電極46が形成されている。ここでのソース電極46は、銅層(銅配線)46aをリン化銅、ホウ化銅、シュウ化銅、窒化銅のうちから選択されるいざれかの銅化合物層46bによって被覆したものである。

【0024】また、図1の右側(図1に示す画素電極35に近い側)のオーミックコンタクト膜44の上面と右側面とその下の半導体能動膜42の右側面とそれらに連続するゲート絶縁膜41の上面の一部分を覆って、即ち、半導体能動膜42とオーミックコンタクト膜43の重畠部分を覆ってn⁺層などからなる低抵抗シリコン化合物膜47が設けられ、その上にドレイン電極48が形成されている。ここでのドレイン電極48は、銅層(銅配線)48aをリン化銅、ホウ化銅、シュウ化銅、窒化銅のうちから選択されるいざれかの銅化合物層48bによって被覆したものである。また、これらの各膜の上にはこれらを覆ってパッシベーション膜49が設けられ、ドレイン電極48の右側端部上のパッシベーション膜49上には画素電極35が形成されていて、この画素電極35はパッシベーション膜49に形成されたコンタクトホール(導通孔)50に設けた接続導体部51を介してドレイン電極48に接続されている。

【0025】一方、薄膜トランジスタアレイ基板31に対して設けられている対向基板32の液晶側には、対向基板32側から順にカラーフィルタ52と共通電極膜53とが積層されている。上記カラーフィルタ52は、表示に寄与しない薄膜トランジスタ部分やゲート配線部分およびソース配線部分を覆い隠すためのブラックマトリクス54と、画素電極35を設けた画素領域で表示に寄与する部分を通過する光を透過させ、更に、カラー表示をするためのカラー画素部55を主体として構成されている。これらのカラー画素部55は、液晶表示装置がカラー表示の構造の場合に必要とされ、画素部毎に設けられているが、隣接する画素部において色違いとなるよう、例えば、R(赤)、G(緑)、B(青)の3元色のものが色の偏りがないように規則的にあるいはランダムに配置される。なお、図1に示す断面構造では薄膜トランジスタアレイ基板31の液晶側と対向基板32の液晶側に設けられる配向膜は省略してあるとともに、薄膜トランジスタアレイ基板31の外側と対向基板32の外側に設けられる偏光板を省略してある。

【0026】図1に示す液晶表示装置30に備えられた薄膜トランジスタアレイ基板31にあっては、後工程で他の層をエッチングする際に使用される酸化力のある酸系エッティング剤がゲート電極40やソース電極46やドレイン電極48にまでしみ込んで來ても表面に上記銅化合物層40b、46b、48bが形成されているので、銅

層がエッチング剤により損傷を受けにくく、断線不良の発生を防止でき、また、用いるエッチング剤の自由度が大きい。また、フォトリソグラフィー工程で使用されるレジスト剥離液がゲート電極40やソース電極46やドレイン電極48にまでしみ込んで来ても表面に上記銅化合物層40b, 46b, 48bが形成されているので、レジスト剥離液により銅層が酸化されにくく、腐食を防止できる。また、ゲート電極40やソース電極46やドレイン電極48は、表面に銅化合物層40b, 46b, 48bが形成されているので、エッチング前に水分の存在により電極の表面に酸化層が形成されることがなくなり、酸化力のないエッチング剤により損傷を受けにくく、断線不良の発生を防止できる。

【0027】従って、実施形態の薄膜トランジスタアレイ基板31によれば、低抵抗の銅を電極や配線材料として用いる特性を損なうことなく、水分やレジスト剥離液に対する耐酸化性を向上でき、しかもエッチング剤などに対する耐酸性を向上できるので、断線不良や腐食を防止でき、また、用いるエッチング剤の自由度が大きいので、電極形成後の工程が制約されにくい。また、実施形態の薄膜トランジスタアレイ基板31において、上記銅層40a, 46a, 48aを被覆する銅化合物層40b, 46b, 48bは、銅層40a, 46a, 48aを成膜したものと同じ成膜装置を用いて成膜できるので、特別な製造装置を設ける必要もなく、また、製造工程が複雑になることもない。さらに、上記銅化合物層40b, 46b, 48bは、アンモニアガスなどの処理ガス雰囲気中で800°C以上の高い温度で熱処理を要しないので、600°C以上で加熱できないガラス基板を基板として用いる場合にも適用できる。また、基板36として表面にSi_n膜36aを形成したものを用いたものにあっては、ゲート電極40と基板36との間にSi_n膜36aが介在されているので、基板中にSiO₂が含まれていてもこれの酸素がゲート電極40に入り込むのを回避でき、ゲート電極40と基板36との界面が酸化するのを防止できる。

【0028】実施形態の液晶表示装置30によれば、上述のような薄膜トランジスタアレイ基板31が備えられているので、配線抵抗に起因する信号電圧降下や配線遅延が生じにくく、配線が長くなる大面積の表示や配線が細くなる高詳細な表示に最適な表示装置を容易に実現できるという利点がある。また、断線不良や腐食の発生のない薄膜トランジスタアレイ基板31が備えられているので、特性の良好な液晶表示装置を提供できる。

【0029】次に、本発明の電子機器用基板の製造方法を図1に示す構造の薄膜トランジスタアレイ基板を製造する方法に適用した一例について説明する。図2は、実施形態の薄膜トランジスタアレイ基板の製造方法に好適に用いられる薄膜の製造装置の成膜室を示す概略構成図であり、図3は、薄膜の製造装置の全体構成を示す平面

図であり、図4は、図3に示す薄膜の製造装置の一部を拡大した側面図である。図2は、減圧状態に保持可能な成膜室(処理室)を示し、この成膜室60は、図3に示すように搬送室61の側部にゲートバルブ62を介して接続されている。上記搬送室61の周囲には成膜室60の他に、ロータ室63とアンロータ室66とストッカーチャンバ65がそれぞれ搬送室61を囲むように接続され、搬送室61とその周囲の各室との間にはそれぞれゲートバルブ66、67、68が設けられている。以上の説明のように、成膜室60と搬送室61とロータ室63とアンロータ室66とストッカーチャンバ65により薄膜の製造装置A'が構成されている。

【0030】上記成膜室60は、図2に示すように、その上部に第1の電極70が設けられ、第1の電極70の底面にターゲット71が着脱自在に装着されているとともに、成膜室60の底部には第2の電極72が設けられ、第2の電極72の上面に少なくとも表面が絶縁性である基板36が着脱自在に装着されている。上記ターゲット71をなす材料としては、ゲート電極40、ソース電極46、ドレイン電極48を形成する場合、銅が用いられ、a-Si:n層を形成する場合、n型a-Si:n生成用のPドープS iが用いられる。上記基板36としては、薄膜トランジスタアレイ基板を製造する場合にはガラス基板を好適に用いることができる。なお、上記ターゲット71の装着には静電チャックなどの通常知られたターゲット装着機構を用いることができる。上記第1の電極70は、導電性材料からなる母体70aとこの母体70aの表面に形成された酸化膜、塗化膜あるいはフッ化膜などからなる保護層70bとから構成されている。

【0031】そして、上記第1の電極70には第1の交流電源75が接続されるとともに、第1の電極70と第1の交流電源75との間には整合回路75aが組み込まれていて、この整合回路75aは高周波電力の反射波をゼロにする作用を奏する。また、第1の電極70には、インピーダンス調整用のローパスフィルタなどのバンドパスフィルタ77を介して直流電源78が接続されている。このバンドパスフィルタ77は、直流電源78に高周波が乗らないように回路のインピーダンスを無限大に調整するものである。更に、上記第2の電極72にも第2の交流電源80が接続されるとともに、第2の電極72と第2の交流電源80の間には上記整合回路75aと同様の作用を奏する整合回路80aが組み込まれている。なお、上記成膜室60には、真空引き用およびガス排気用の排気ユニット60a、成膜室60内への反応ガス供給機構60b等を含んでいるが図2では説明の簡略化のためにこれらを簡略化して記載した。

【0032】次に、上記搬送室61には、リンク式の搬送機構(マジックハンド)69が設けられ、この搬送機構69は搬送室61の中心部に立設された支軸74を支

点として回動自在に設けられ、スタッカーチャンバ65に配置されているカセット79からターゲット71を取り出して必要に応じて成膜室60に搬送し、成膜室60の第1の電極70にターゲット71を装着できるようになっている。なお、上記カセット79にはダミーターゲット71aも収納されていて、必要に応じてダミーターゲット71aも成膜室60に搬送できるようになっている。

【0033】図2乃至図4に示す薄膜の製造装置は、1つの成膜室60で1つ以上の薄膜（例えば、ゲート電極40を形成するための銅膜とこの表面を覆う窒化銅被膜、リン化銅被膜、ほう化銅被膜、臭化銅被膜のいずれかの被膜と、ゲート絶縁膜41と、半導体能動膜42と、オーミックコンタクト膜43、44と、低抵抗シリコン化合物膜45、47と、ソース電極46を形成するための銅膜とこの表面を覆う窒化銅被膜、リン化銅被膜、ほう化銅被膜、臭化銅被膜のいずれかの被膜と、ドレイン電極48を形成するための銅膜とこの表面を覆う窒化銅被膜、リン化銅被膜、ほう化銅被膜、臭化銅被膜のいずれかの被膜）を連続成膜することができる装置である。即ち、成膜室60において、CVD成膜（ゲート絶縁膜・半導体能動膜・ゲート電極の銅膜を覆う被膜・ソース電極の銅膜を覆う被膜・ドレイン電極の銅膜を覆う被膜の成膜）とスパッタ成膜（オーミックコンタクト膜・低抵抗シリコン化合物膜・ゲート電極の銅膜・ソース電極の銅膜・ドレイン電極の銅膜の成膜）を電源を切り替えることにより行なうことができる。まず、成膜室60と搬送室61とスタッカーチャンバ65を減圧したならば、ゲートバルブ62と18を開放して搬送機構33によりガラス基板36を第2の電極72に装着する。この状態からゲートバルブ62を閉じたならば、以下の工程に準じて基板36上にゲート電極40などの薄膜を順次形成する。

【0034】(1) ゲート電極の銅膜の成膜工程
成膜室60をArガス雰囲気とし、第1の電極70に銅からなるターゲット71を装着し、直流電源78か第1の交流電源75を作動させて第1の電力（直流電力と交流電力のうち少なくともどちらか一方）をターゲット71に印加するとともに第2の交流電源80を作動させて第2の交流電力をガラス基板36に印加するスパッタ法により、銅膜のスパッタ成膜を行い、図5のAに示すように基板36上に銅膜40cを形成する。

(2) ゲート電極の銅層のパターニング工程
銅膜40cの表面にレジストを塗布してパターン露光し、エッチングにより不要部分を除去した後にレジストを剥離するパターニングを施して、図5のBに示すような銅層（銅配線）40aを形成する。

【0035】(3) ゲート電極の銅化合物層の成膜工程
第1の電極70から銅からなるターゲット71を外して、Si、SiO₂などからなるダミーターゲット71

aを装着し、一方、第2の電極72に装着されたガラス基板36はそのままで、成膜室60内に処理ガスを供給する。ここで用いられる処理ガスとしては、窒化銅被膜を形成する場合、窒素ガスまたはアンモニアガスの混合ガスが用いられ、リン化銅被膜を形成する場合はPH₃ガスが用いられ、ほう化銅被膜を形成する場合はB₂H₆ガスとの混合ガスが用いられ、臭化銅被膜を形成する場合はHB₃ガスが用いられる。なお、ここでの処理ガスには、Arなどの不活性ガスや水素ガスが含まれていてもよい。処理ガスの流量は、ゲート絶縁膜を成膜するCVD工程のときと同程度である。

【0036】ついで、第1の交流電源75から第1の電極70に周波数40MHz程度の高周波を供給し、負荷電位をフローティングしてプラズマを発生させ、更に、第2の交流電源80から第2の電極72に周波数13.6MHz程度の高周波電力を印加し、上記処理ガス中の成分を銅膜40c上に堆積させるとともに上記成分中のN、P、B、Brなどと銅と反応させて、銅層40aの表面を窒化銅被膜、リン化銅被膜、ほう化銅被膜、臭化銅被膜などの被膜で覆うようプラズマ処理を行うと、図5のCに示すように銅層40aの表面が銅化合物層40bによって被覆されたゲート電極40が得られる。この工程では、基板36に印加する電力は、0.5乃至2W/cm²程度である。また、プラズマ処理時間としては、10秒乃至10分程度、好ましくは1分乃至3分程度である。プラズマ処理時間は、長い方が銅化合物層の厚みを厚くできるが、該化合物層の厚みが厚くなり過ぎると比抵抗が低下してしまう。

【0037】(4) ゲート絶縁膜（窒化ケイ素膜）41のCVD成膜工程
成膜室60をSiH₄+NH₃+N₂混合ガス雰囲気とし、第1の電極70にダミーターゲット71aを装着し、第1の交流電源75から第1の電極70に周波数200MHzの高周波を供給し、負荷電位をフローティングしてプラズマを発生させて窒化ケイ素膜を基板36上に堆積させるCVD成膜を行ない、図5のDに示すようなゲート絶縁膜41を形成する。このCVD成膜の場合は、第1の電極70に装着されたダミーターゲット71aをスパッタしないように供給する周波数を大きく設定し、第1の電極70にかかるイオンエネルギーを小さくするとともに、第2の電極72に高周波電力を供給し、基板36にかかるイオンエネルギーを制御する。

(5) 半導体能動膜(a-Si層)42のCVD成膜工程

成膜室60をSiH₄+H₂混合ガス雰囲気とし、第1の電極70にダミーターゲット71aを装着したままで第1の交流電源75から第1の電極70に周波数200MHz程度の高周波を供給し、更に、第2の交流電源80から第2の電極72に高周波電力を供給し、ガラス基板36にかかるイオンエネルギーを制御してa-Si層の

成膜を行い、半導体能動膜42を形成する。

【0038】(6) オーミックコンタクト膜 (a-Si : n+層) 43aのスパッタ成膜工程

成膜室60をArガス雰囲気とし、第1の電極70にa-Si : n+層生成用のPドープSiからなるターゲット71を装着し、第1の交流電源75から第1の電極70に周波数13.6MHz程度の高周波を供給し、更に直流電源78から負荷する負荷電位を-200Vにしてスパッタリングを行ない、半導体能動膜42上にオーミックコンタクト膜43aを形成する。

(7) 半導体能動膜42とオーミックコンタクト膜43aのパターニング工程

オーミックコンタクト膜43aの表面にレジストを塗布してパターン露光し、エッチングにより不要部分を除去した後にレジストを剥離するパターニングを施して、図5のDに示すようにゲート電極40よりも小さいアイランド状の半導体能動膜42とオーミックコンタクト膜43aを得る。半導体能動膜42と、オーミックコンタクト膜43aの形成位置は、ゲート電極40上のゲート絶縁膜41においてゲート電極40と対向する位置である。

(8) 低抵抗シリコン化合物膜 (a-Si : n+層) 45aのスパッタ成膜工程

オーミックコンタクト膜43aとゲート絶縁膜41上を覆うように低抵抗シリコン化合物膜45aを上記オーミックコンタクト膜43aのスパッタ成膜と同様にして成膜する。

【0039】(9) ソース電極46及びドレイン電極48の銅膜のスパッタ成膜工程

成膜室60をArガス雰囲気とし、第1の電極70に銅からなるターゲット71を装着し、直流電源78か第1の交流電源75を作動させて第1の電力をターゲット71に印加するとともに第2の交流電源80を作動させて第2の交流電力をガラス基板36に印加するスパッタ法により、図5のDに示すような銅膜46cのスパッタ成膜を行なう。

(10) オーミックコンタクト膜43, 44と、低抵抗シリコン化合物膜45, 47と、ソース電極46及びドレイン電極48の銅層の形成工程

半導体能動膜42の中央部分の上部をエッチングにより除去し、半導体能動膜42の中央部分上のオーミックコンタクト膜43aと低抵抗シリコン化合物膜45aと銅膜46cを除去することで、図6のAに示すように半導体能動膜42の両端部分上に相互に離隔してオーミックコンタクト膜43, 44を形成し、各オーミックコンタクト膜上に被覆された形の低抵抗シリコン化合物膜45, 47とソース電極46の銅層46aとドレイン電極48の銅層48aとを形成することができる。

【0040】(11) ソース電極46及びドレイン電極48の銅化合物層46b, 48bの形成工程

ソース電極46及びドレイン電極48の銅化合物層46b, 48bの表面を、上記ゲート電極40の銅層40aの表面をプラズマ処理した方法とほぼ同様にしてプラズマ処理して、図6のBに示すような銅層46a, 48aの表面が銅化合物層46b, 48bによって被覆されたソース電極46とドレイン電極48が得られる。

(12) パッシベーション膜49のCVD成膜工程

半導体能動膜42とソース電極46とドレイン電極48を覆うように窒化ケイ素からなるパッシベーション膜49をゲート絶縁膜41のCVD成膜工程とほぼ同様にして成膜する。

【0041】(13) 画素電極形成工程

パッシベーション膜49上にITO層を形成した後、パターニングすることにより画素電極35を形成し、ついで、パッシベーション膜49を乾式法あるいは乾式法と湿式法の併用によりエッチングしてコンタクトホール50を形成した後、導電材料からなる層形成した後、パターニングすることにより、図1に示すようにコンタクトホール50の底面および内壁面、パッシベーション膜49の上面にかけて接続導体部51を形成し、この接続導体部51を介してドレイン電極48と画素電極35を接続すると、図1と同様の薄膜トランジスタアレイ基板31が得られる。なお、基板36として表面にSiN_x膜36aが形成されたものを用いる場合は、基板36上に銅層40aを形成する前に、上述のゲート絶縁膜41のCVD成膜工程と同様の方法でSiN_x膜を成膜しておく。なお、ソース配線については図面に記載していないが、ゲート絶縁膜41上にソース電極46を形成する場合の成膜時およびエッチング時に同時に形成すれば良い。

【0042】以上説明の方法により薄膜トランジスタアレイ基板を製造するならば、銅化合物層40b, 46b, 48bは銅層40a, 46a, 48aを成膜したものと同じ成膜装置を用いて成膜できるので、特別な製造装置を設ける必要もなく、また、製造工程が複雑になることもない。さらに、上記銅化合物層40b, 46b, 48bは、アンモニアガスなどの処理ガス雰囲気中で800°C以上の高い温度で熱処理を要しないので、600°C以上の加熱に耐えられないガラス基板を基板として用いる場合にも適用できる。なお、上記実施形態においては、オーミックコンタクト膜43とソース電極46との間と、オーミックコンタクト膜44とドレイン電極48との間に低抵抗シリコン化合物膜を設ける場合について説明したが、低抵抗シリコン化合物は必ずしも設けられていくてもよい。なお、上述の第1の実施形態の薄膜トランジスタアレイ基板の製造方法においては、図2に示したようなプラズマ装置を構成する処理室内で電極を構成する銅層(銅配線)を形成した場合について説明したが、銅層は通常のスパッタ装置で形成してもよい。

【0043】図7は、本発明の電子機器を液晶表示装置に適用した第2の実施形態の要部を示すもので、この例の液晶表示装置30aが、図1に示した第1の実施形態の液晶表示装置と異なるところは、ゲート電極(配線構造体)40が銅層(銅配線)40aと、これの外周面(外面)を被覆する銅化合物層40bから構成された薄膜トランジスタアレイ基板31aが備えられており、すなわち、基板36と銅層40aの間に銅化合物層40bが形成されている点である。第2の実施形態の液晶表示装置30aによれば、上記ゲート電極の銅層40aと基板36との間に銅化合物層40bが形成されているので、基板をなす材料がガラス基板であってもガラス基板中の SiO_2 の酸素が銅配線に入り込むのを回避でき、ゲート電極40と基板36との界面が酸化するのを防止できる。

【0044】次に、図7に示す構造の薄膜トランジスタアレイ基板31aの製造方法は、基板36上に銅膜40cを形成する前に後述するような銅膜と基板間の銅化合物層形成用の被膜40eの成膜工程(P-1)を行った後、この被膜40e上に上述の(1)ゲート電極の銅膜の成膜工程と同様にして銅膜40cを形成し、ついで、上述の(2)ゲート電極の銅層のパターニング工程に代えて後述するような被膜40eと銅膜40cの積層膜のパターニング工程(2-2)を行う以外は、上述の第1の実施形態の薄膜トランジスタアレイ基板31の製造方法と同様である。

(P-1)銅膜40cと基板間の被膜40eの成膜工程
第1の電極70に銅からなるターゲット71を装着し、成膜室60内に上記処理ガスを供給し、直流電源78か第1の交流電源75を作動させて第1の電力(直流電力と交流電力のうち少なくともどちらか一方)をターゲット71に印加するとともに第2の交流電源80を作動させて第2の交流電力をガラス基板36に印加するスパッタ法により、図8のAに示すように基板36上に窒化銅被膜、リン化銅被膜、ほう化銅被膜、臭化銅被膜などの被膜40eを成膜する。

【0045】(2-2)被膜40eと銅膜40cのパターニング工程
銅膜40cの表面にレジストを塗布してパターン露光し、エッチングにより銅膜40cと被膜40eの不要部分を除去した後にレジストを剥離するパターニングを施して、図8のBに示すように銅層(銅配線)40aと、これと基板36との間の銅化合物層40bを形成する。第2の実施形態の薄膜トランジスタアレイ基板の製造方法によれば、窒化銅被膜、リン化銅被膜、ほう化銅被膜、臭化銅被膜のいずれかの被膜40eは、銅膜40cを成膜したものと同じ成膜装置を用いて成膜できるので、特別な製造装置を設ける必要もなく、また、製造工程が複雑になることもない。さらに、上記被膜40eは、アンモニアガスなどの処理ガス雰囲気中で800°

C以上の高い温度で熱処理を要しないので、600°C以上の加熱に耐えられないガラス基板を基板として用いる場合にも適用できる。

【0046】なお、上述の第2の実施形態の薄膜トランジスタアレイ基板の製造方法においては、図2に示したようなプラズマ装置を構成する処理室内で電極を構成する銅層と、該銅層と基板間の銅化合物層を形成した場合について説明したが、銅化合物層はプラズマCVD装置で形成してもよく、銅層は通常のスパッタ装置で形成してもよい。上記実施形態においては、本発明の電子機器用基板及びその製造方法と電子機器を薄膜トランジスタアレイ基板及びその製造方法と液晶表示装置に適用した場合について説明したが、半導体集積装置用基板およびその製造方法と半導体集積装置に適用することができる。

【0047】

【実施例】(実施例1)図2ないし図4に示した薄膜の製造装置を用い、成膜室60をArガス雰囲気とし、第1の電極70に銅からなるターゲット71を装着し、直流電源78を作動させて直流電力をターゲット71に印加するとともに第2の交流電源80を作動させて高周波電力をガラス基板36に印加するスパッタ法により、ガラス基板上に膜厚2000オングストロームの銅膜を形成した。

【0048】ついで、第1の電極70から銅からなるターゲット71を外して、Si、 SiO_2 などからなるダミーターゲット71aを装着し、一方、第2の電極72に装着されたガラス基板36はそのままで、成膜室60内に処理ガスとして NH_3 ガスを流量600ccmで供給した。ついで、第1の交流電源75から第1の電極70に周波数40MHzの高周波を供給し、負荷電位をフローティングしてプラズマを発生させ、更に、第2の交流電源80から第2の電極72に周波数13.6MHz程度の高周波電力を印加し、上記処理ガス中の窒素を上記銅膜上に堆積させるとともに銅と反応させて、1分間プラズマ処理を行い、銅膜の表面が厚さ200オングストロームの窒化銅層によって被覆された配線層を作製した。この工程では、基板36に印加する電力は、0.5乃至2W/cm²程度とした。この実施例1で得られた配線層の比抵抗を測定したところ、2.05Ω·cmであった。

【0049】(実施例2)プラズマ処理時間を3分にした以外は、上記実施例1と同様にして配線層を作製した。ここで得られた配線層は、窒化銅層の厚みは、400オングストロームであった。この実施例2で得られた配線層の比抵抗を測定したところ、2.11Ω·cmであった。

(比較例1)実施例1と同様にしてガラス基板上に膜厚2000オングストロームの銅膜を形成し、銅膜のみからなる配線層を形成した。この比較例1で得られた配線

層の比抵抗を測定したところ、 $1.9\Omega \cdot \text{cm}$ であった。

【0050】(実験例) 実施例1、2、比較例1で得られた配線層を過硫酸アンモニウム(エッティング液)に1分間浸漬し、これらを剥離液から取り出し、リーン洗净、乾燥させた。薬液耐性について調べた。また、各配線層のエッティングレートを測定したところ、実施例1の配線層は200オングストローム/分、実施例2の配線層は70オングストローム/分、比較例1の配線層は1280オングストローム/分であった。過硫酸アンモニウム浸漬前と浸漬後の実施例1、2、比較例1の導電層の状態を原子力間顕微鏡(AFM)により観察した。その結果を図9から図14に示す。図9は、過硫酸アンモニウム浸漬前の実施例1の配線層表面の金属組織を示す写真であり、図10は過硫酸アンモニウム浸漬後の実施例1の配線層表面の金属組織を示す写真である。図11は、過硫酸アンモニウム浸漬前の実施例2の配線層表面の金属組織を示す写真であり、図12は過硫酸アンモニウム浸漬後の実施例2の配線層表面の金属組織を示す写真である。図13は、過硫酸アンモニウム浸漬前の比較例1の配線層表面の金属組織を示す写真であり、図14は過硫酸アンモニウム浸漬後の比較例1の配線層表面の金属組織を示す写真である。

【0051】図9乃至図14に示した結果ならびにエッティングレートの測定結果から明らかのように比較例1の配線層は、過硫酸アンモニウムによるエッティングレートが大きく、銅膜がほぼ全面に亘ってエッティングされて(表面保護率が0%に近い。)ガラス基板表面に銅膜がわずかに残っているだけであり、エッティング液により大きなダメージを受けていることがわかる。これに対して実施例1、2のものは、比較例1のものに比べて過硫酸アンモニウムによるエッティングレートが大きく、プラズマ処理が1分の実施例1の配線層の表面保護率は50%、プラズマ処理が3分の実施例2の配線層は表面保護率が70%であり、エッティング液浸漬前後の配線層表面の状態があまり変化しておらず、比較例1のものに比べて薬液耐性が優れていることがわかる。なお、ここでの表面保護率とは、エッティング液浸漬前の配線層表面積(100%)に対するエッティング液浸漬後に残った表面部分の合計面積の割合である。

【0052】

【発明の効果】以上説明したように本発明によれば、低抵抗の銅を電極や配線材料として用いる場合に、水分やレジスト剥離液に対する耐酸化性を向上でき、しかもエッティング剤などに対する耐酸性を向上できる電子機器用基板及びその製造方法を提供することと、そのような電子機器用基板を備えた電子機器を提供できる。

【図面の簡単な説明】

【図1】 本発明に係わる第1の実施形態の液晶表示装置と薄膜トランジスタアレイ基板の断面を示す図である。

【図2】 本発明に係わる第1の実施形態の薄膜トランジスタアレイ基板の製造方法に好適に用いられる薄膜の製造装置の成膜室を示す構成図である。

【図3】 本発明に係わる第1の実施形態の薄膜トランジスタアレイ基板の製造方法に好適に用いられる薄膜の製造装置の全体構成を示す平面図である。

【図4】 図3に示す薄膜の製造装置の一部を拡大した側面図である。

【図5】 本発明に係わる第1の実施形態の薄膜トランジスタアレイ基板の製造方法を工程順に示す図である。

【図6】 本発明に係わる第1の実施形態の薄膜トランジスタアレイ基板の製造方法を工程順に示す図である。

【図7】 本発明に係わる第2の実施形態の液晶表示装置と薄膜トランジスタアレイ基板の断面を示す図である。

【図8】 本発明に係わる第2の実施形態の薄膜トランジスタアレイ基板の製造方法を説明するための図である。

【図9】 エッティング液浸漬前の実施例1の配線層表面の金属組織を示す写真である。

【図10】 エッティング液浸漬後の実施例1の配線層表面の金属組織を示す写真である。

【図11】 エッティング液浸漬前の実施例2の配線層表面の金属組織を示す写真である。

【図12】 エッティング液浸漬後の実施例2の配線層表面の金属組織を示す写真である。

【図13】 エッティング液浸漬前の比較例1の配線層表面の金属組織を示す写真である。

【図14】 エッティング液浸漬後の比較例1の配線層表面の金属組織を示す写真である。

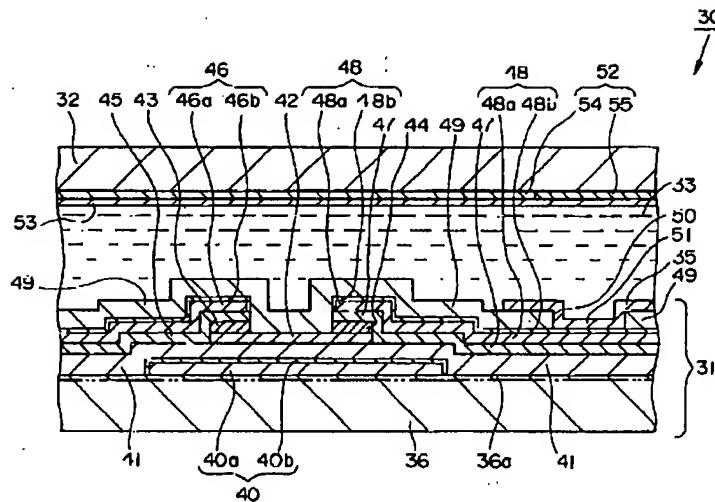
【図15】 従来の液晶表示装置に備えられた薄膜トランジスタアレイ基板の一例の画素部を示す平面略図である。

【図16】 図15の薄膜トランジスタアレイ基板を示す断面図である。

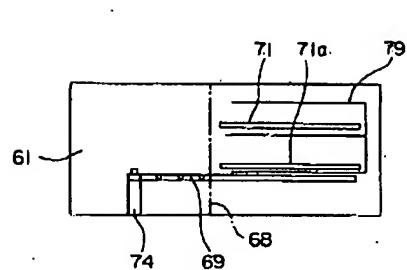
【符号の説明】

30, 30a 液晶表示装置、31, 31a 薄膜トランジスタアレイ基板、36 基板、36a SiN_x膜、40 ゲート電極、40a, 46a, 48a 銅層、40b, 46b, 48b 銅化合物層、40c, 46c 銅膜、40e 被膜、46 ソース電極、48 ドレイン電極、60 成膜室。

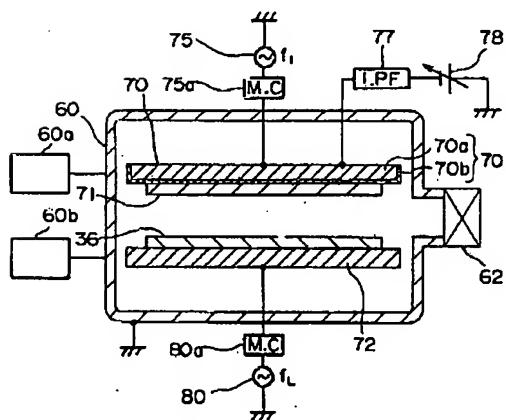
【図1】



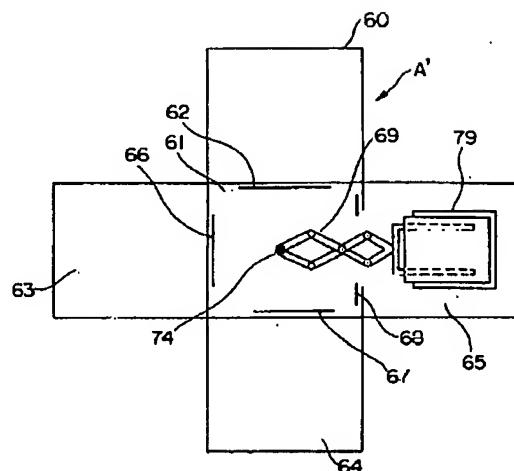
【図4】



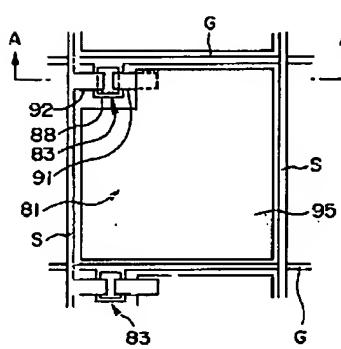
【図2】



【図3】

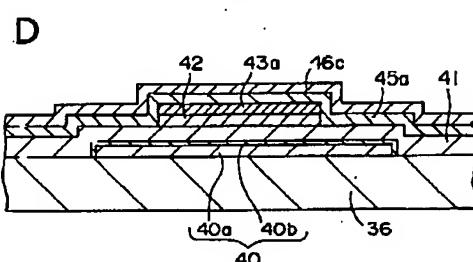
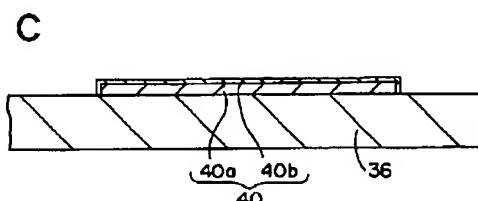
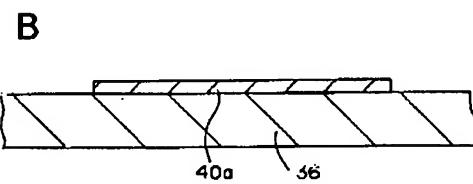
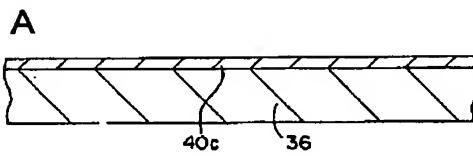


【图15】

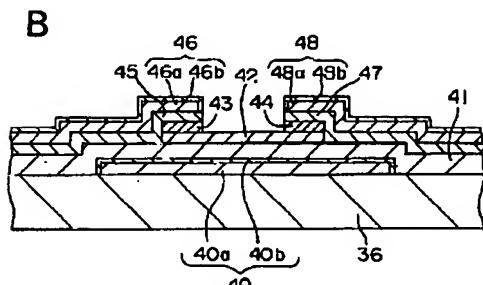
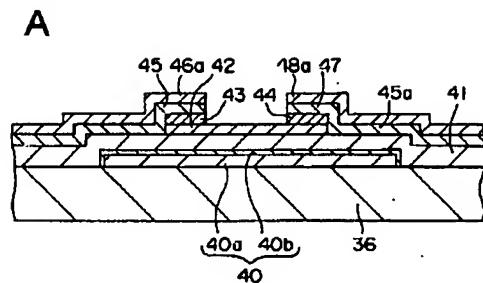


【图16】

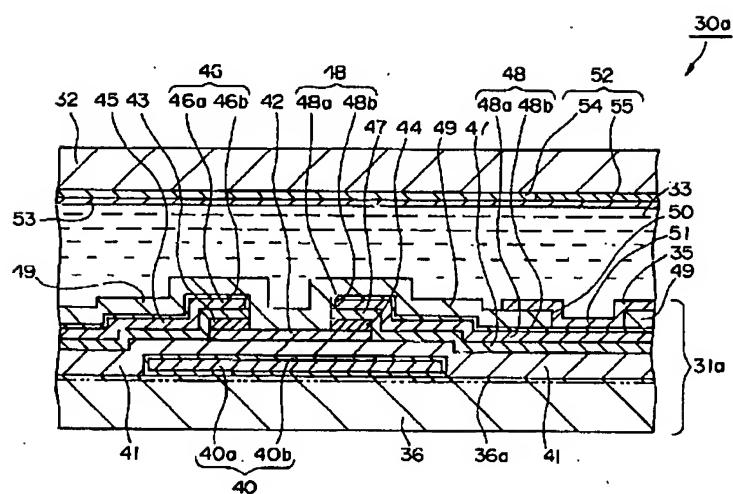
【図5】



【図6】

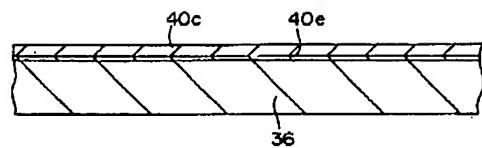


【図7】

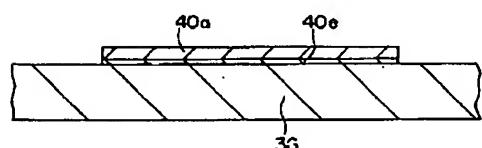


【図8】

A

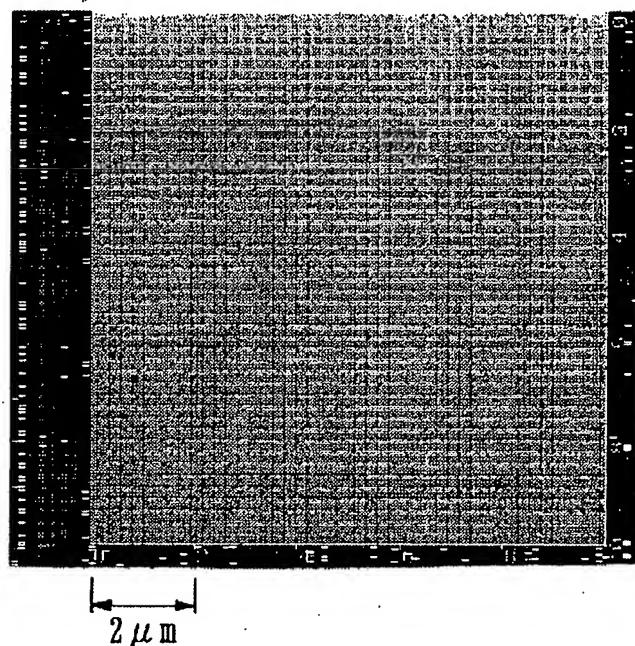


B



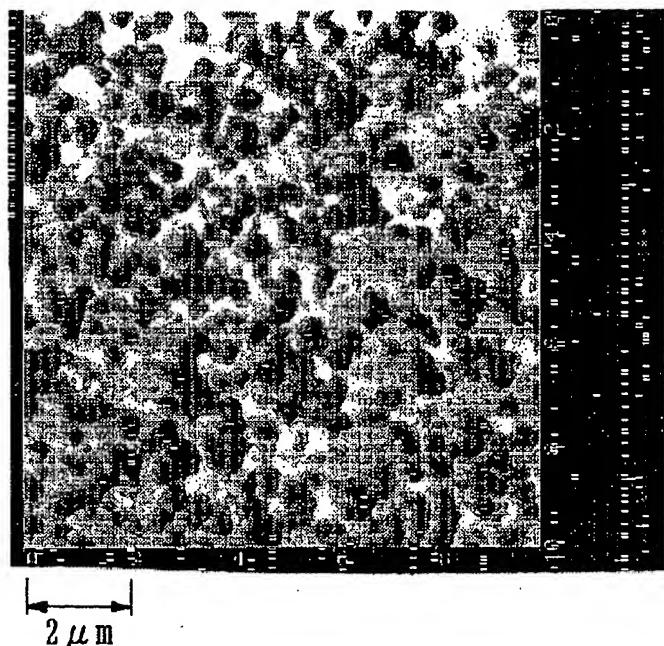
【図9】

図面代用写真(カラー)



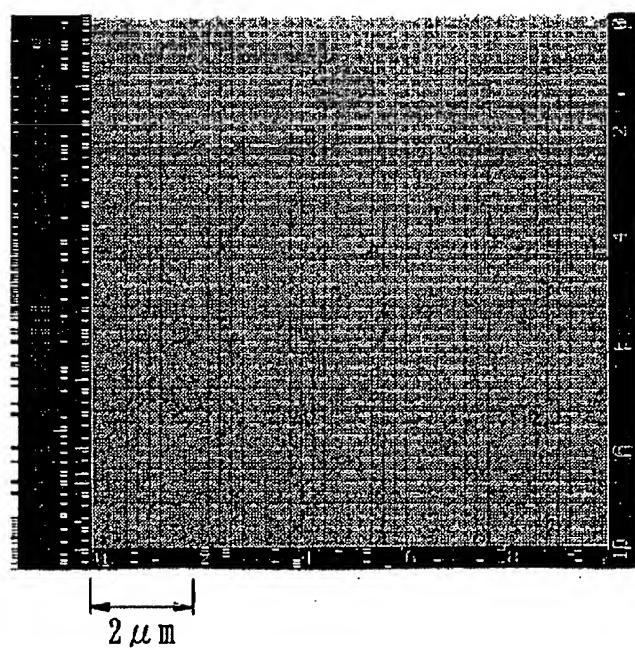
【図10】

図面代用写真(カラー)



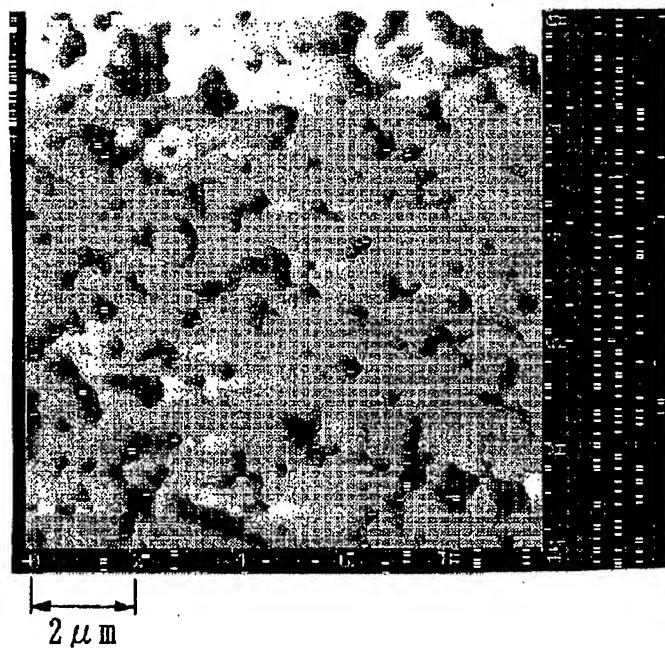
【図11】

図面代用写真(カラー)



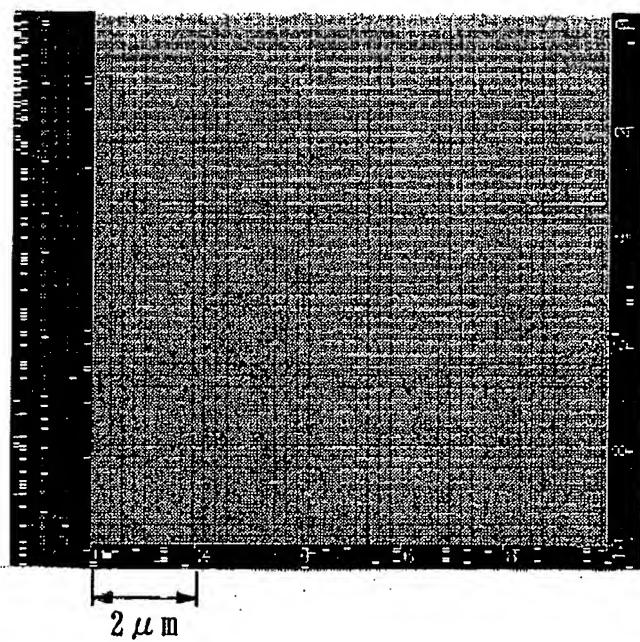
【図12】

図面代用写真(カラー)



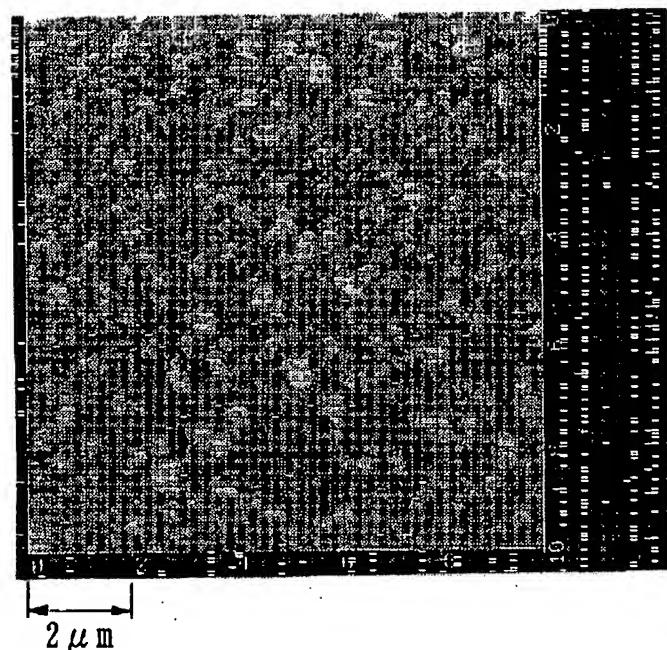
【図13】

図面代用写真(カラー)



【図14】

図面代用写真(カラー)



フロントページの続き

(72)発明者 山本 健二
宮城県仙台市泉区明通三丁目31番地 株式
会社フロンティック内

Fターム(参考) 4E351 AA13 AA15 BB01 BB35 CC03
CC33 DD04 DD37 DD38 DD54
DD56 GG13 GG14